



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000245192 A

(43) Date of publication of application: 08.09.00

(51) Int. Cl.  
**H02P 7/00**  
**G05B 1/01**  
**G11B 19/20**  
**// G11B 7/085**

(21) Application number: 11042292

(22) Date of filing: 19.02.99

(71) Applicant: FUJITSU LTD

(72) Inventor:  
 NISHIDA MASATSUGU  
 IKEDA TORU  
 YOKOYAMA TOMOKI

(54) **MOTOR DRIVING DEVICE, ADJUSTING METHOD THEREFOR, AND INFORMATION STORAGE DEVICE**

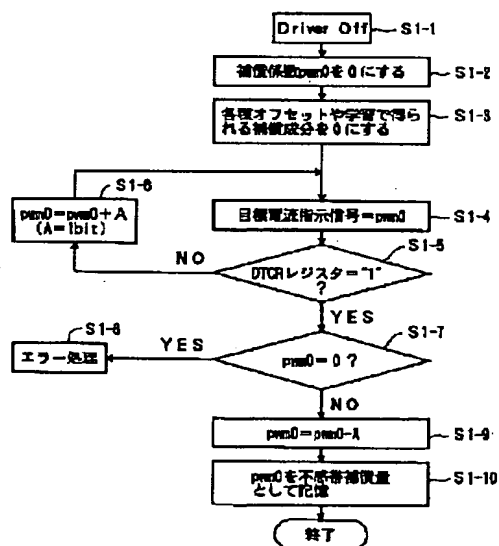
is stored as the amount of offset in a memory (S1-10).

COPYRIGHT: (C)2000,JPO

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To adjust an offset so that a dead band is automatically minimized by detecting a comparison signal, while an indicated value is varied and setting the zero level of the indicated value based on variation in comparison signal.

**SOLUTION:** It is determined whether  $pwm0=0$  (S1-7). When with  $pwm0=0$ , a DTCR register is already at '1', that is the output signal from a current sense circuit is lower than a target current indication signal and a drive signal DRVON is brought to 'high' level, a first control signal \*EN is brought to 'low' level to actuate PWM drive. That is when a voice coil motor is driven in this state as is, since the operation of the voice coil motor becomes unstable, errors are dealt with (S1-8). If  $pwm0$  is not 0 (S1-7), it is determined that the amount of offset has been detected as being normal, a target current indication signal immediately before the output of a comparison circuit raises to '1', that is  $pwm0=0$  ( $pwm0-A$ ) is calculated (S1-9), and the calculated  $pwm0$



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2000-245192  
(P2000-245192A)

(43)公開日 平成12年9月8日(2000.9.8)

| (51)Int.Cl. <sup>7</sup> | 識別記号 | F I           | チーマト* (参考)  |
|--------------------------|------|---------------|-------------|
| H 0 2 P 7/00             |      | H 0 2 P 7/00  | C 5 D 1 0 9 |
| G 0 5 B 1/01             |      | G 0 5 B 1/01  | A 5 D 1 1 7 |
| G 1 1 B 19/20            |      | G 1 1 B 19/20 | D 5 H 0 0 4 |
| // G 1 1 B 7/085         |      | 7/085         | G 5 H 5 7 0 |

審査請求 未請求 請求項の数23 O L (全 15 頁)

(21)出願番号 特願平11-42292

(22)出願日 平成11年2月19日(1999.2.19)

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72)発明者 西田 正嗣

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(72)発明者 池田 亨

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(74)代理人 100070150

弁理士 伊東 忠彦

最終頁に続く

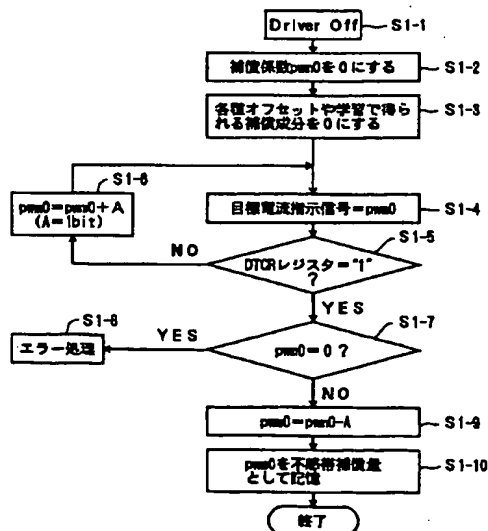
(54)【発明の名称】 モータ駆動装置の調整方法及びモータ駆動装置並びに情報記憶装置

#### (57)【要約】

【課題】 電流帰還型のPWM駆動を行うモータ駆動回路の調整方法及びモータ駆動回路並びに情報記憶装置に関し、自動的に不感帯を最小にするようにオフセットを調整できるモータ駆動回路の調整方法及びモータ駆動回路並びに情報記憶装置を提供することを目的とする。

【解決手段】 制御回路105によりドライブ回路101をオフ状態として、目標電流指示信号を順次に増加させつつ、比較回路104の出力信号と目標電流指示信号との比較結果を保持するDTCRレジスタ106aを参照して、DTCRレジスタ106aの内容が「1」、すなわち、電流センス回路103の出力信号が目標電流指示信号より小さいときに、比較回路104の出力が「1」に立ち上がる直前の目標電流指示信号、すなわち、 $pwm0 = (pwm0 - A)$  を目標電流指示信号の基準値として記憶する。

本発明の一実施例の調整処理のフローチャート



## 【特許請求の範囲】

【請求項1】 モータに流れる電流を検出し、該電流に応じた電流検出信号を生成し、該電流検出信号と電流指示値とを比較して、該電流検出信号と該指示値との大小関係に応じた比較信号を生成し、該比較信号に応じて該モータに流れる電流を制御するモータ駆動装置の調整方法において、

前記指示値を変化させつつ、前記比較信号を検出し、前記比較信号の変化に基づいて前記指示値の零レベルを設定することを特徴とするモータ駆動装置の調整方法。

【請求項2】 電流制御ループをオフした状態で、前記比較信号の反転を検出し、前記比較信号が反転したときの前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項1記載のモータ駆動装置の調整方法。

【請求項3】 電流制御ループをオンした状態で、前記比較信号の反転を検出し、前記比較信号が反転したときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項1記載のモータ駆動装置の調整方法。

【請求項4】 電流制御ループをオンした状態で、前記比較信号が反転した回数をカウントし、該カウント値が所定の値となったときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項1記載のモータ駆動装置の調整方法。

【請求項5】 電流制御ループをオンした状態で、前記比較信号のパルス幅を計測し、前記比較信号のパルス幅が所定の幅になったときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項1記載のモータ駆動装置の調整方法。

【請求項6】 モータに流れる電流を検出し、該電流に応じた電流検出信号を生成し、該電流検出信号と電流指示値とを比較して、該電流検出信号と該指示値との大小関係に応じた比較信号を生成し、該比較信号に応じて該モータに流れる電流を制御するモータ駆動装置の調整方法において、  
前記電流検出信号のバイアス電圧を変化させつつ、前記比較信号を検出し、前記比較信号の変化に基づいて前記指示値の零レベルを設定することを特徴とするモータ駆動装置の調整方法。

【請求項7】 前記モータ駆動装置の起動時又は所定の時間毎又は環境温度の変化のいずれかに応じて前記電流指示値の零レベルの設定を行うことを特徴とする請求項1乃至6のいずれか一項記載のモータ駆動装置の調整方法。

【請求項8】 モータに流れる電流を検出する電流検出手段と、前記電流検出手段で検出された電流と電流指示値とを比較する比較手段と、前記比較手段での比較結果に応じて該モータに流れる電流を制御する電流制御手段とを具備したモータ駆動装置において、

前記指示値を変化させつつ、前記比較信号を検出し、前記比較信号の変化に基づいて前記指示値の零レベルを設定する零レベル調整手段を有することを特徴とするモータ駆動装置。

【請求項9】 前記零レベル調整手段は、電流制御ループをオフした状態で、前記比較信号の反転を検出し、前記比較信号が反転したときの前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項8記載のモータ駆動装置。

10 【請求項10】 前記零レベル調整手段は、電流制御ループをオンした状態で、前記比較信号の反転を検出し、前記比較信号が反転したときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項8記載のモータ駆動装置。

【請求項11】 前記零レベル調整手段は、電流制御ループをオンした状態で、前記比較信号が反転した回数をカウントし、該カウント値が所定の値となったときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項8記載のモータ駆動装置。

20 【請求項12】 前記零レベル調整手段は、電流制御ループをオンした状態で、前記比較信号のパルス幅を計測し、前記比較信号のパルス幅が所定の幅になったときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項8記載のモータ駆動装置。

【請求項13】 モータに流れる電流を検出し、該電流に応じた電流検出信号を生成し、該電流検出信号と電流指示値とを比較して、該電流検出信号と該指示値との大小関係に応じた比較信号を生成し、該比較信号に応じて該モータに流れる電流を制御するモータ駆動装置において、

前記電流検出信号のバイアス電圧を変化させつつ、前記比較信号を検出し、前記比較信号の変化に基づいて前記指示値の零レベルを設定する零レベル調整手段を有することを特徴とするモータ駆動装置。

【請求項14】 前記電流指示値に対する前記モータに流れる電流の特性に予め不感帯を設定する不感帯設定手段を有することを特徴とする請求項7乃至13のいずれか一項記載のモータ駆動装置。

【請求項15】 前記モータ駆動装置の起動時又は所定の時間毎又は環境温度の変化のいずれかに応じて前記零レベル調整手段を起動する零レベル調整制御手段を有することを特徴とする請求項8乃至14のいずれか一項記載のモータ駆動装置。

【請求項16】 情報を記憶する記録媒体に対応して配置され、該記録媒体に情報を記録するヘッドと、該ヘッドを該記録媒体に対して移動させるアクチュエータとを有する情報記憶装置において、

50 前記アクチュエータに流れる電流を検出し、検出された

電流と電流指示値とを比較し、その比較結果に応じて前記アクチュエータモータに流れる電流を制御する駆動制御手段と、

前記指示値を変化させつつ、前記比較信号を検出し、前記比較信号の変化に基づいて前記指示値の零レベルを設定する零レベル調整手段とを有することを特徴とする情報記憶装置。

【請求項 17】 前記零レベル調整手段は、電流制御ループをオフした状態で、前記比較信号の反転を検出し、前記比較信号が反転したときの前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項 16 記載の情報記憶装置。

【請求項 18】 前記零レベル調整手段は、電流制御ループをオンした状態で、前記比較信号の反転を検出し、前記比較信号が反転したときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項 16 記載の情報記憶装置。

【請求項 19】 前記零レベル調整手段は、電流制御ループをオンした状態で、前記比較信号が反転した回数をカウントし、該カウント値が所定の値となったときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項 16 記載の情報記憶装置。

【請求項 20】 前記零レベル調整手段は、電流制御ループをオンした状態で、前記比較信号のパルス幅を計測し、前記比較信号のパルス幅が所定の幅になったときに前記電流指示値に基づいて前記電流指示値の零レベルを設定することを特徴とする請求項 16 記載の情報記憶装置。

【請求項 21】 情報を記憶する記録媒体に対応して配置され、該記録媒体に情報を記録するヘッドと、該ヘッドを該記録媒体に対して移動させるアクチュエータとを有する情報記憶装置において、

前記アクチュエータに流れる電流を検出し、該電流に応じた電流検出信号を生成し、該電流検出信号と電流指示値とを比較して、該電流検出信号と該指示値との大小関係に応じた比較信号を生成し、該比較信号に応じて前記アクチュエータに流れる電流を制御する駆動制御手段と、

前記電流検出信号のバイアス電圧を変化させつつ、前記比較信号を検出し、前記比較信号の変化に基づいて前記指示値の零レベルを設定する零レベル調整手段を有することを特徴とする情報記憶装置。

【請求項 22】 前記電流指示値に対する前記モータに流れる電流の特性に予め不感帯を設定する不感帯設定手段を有することを特徴とする請求項 16 乃至 21 のいずれか一項記載の情報記憶装置。

【請求項 23】 前記情報記憶装置の起動時又は所定の時間毎又は環境温度の変化のいずれかに応じて前記零レベル調整手段を起動する零レベル調整制御手段を有する

ことを特徴とする請求項 16 乃至 22 のいずれか一項記載の情報記憶装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はモータ駆動回路の調整方法及びモータ駆動回路並びに情報記憶装置に係り、特に、電流帰還型の PWM 駆動を行うモータ駆動回路の調整方法及びモータ駆動回路並びに情報記憶装置に関する。

【0002】

【従来の技術】 光ディスク装置などでは、記録媒体に対して情報の記録再生を行うヘッドを記録媒体の半径方向に移動させたり、フォーカシング、トラッキングを行うアクチュエータが多用されている。このようなアクチュエータのサーボ制御には、設計上の容易さなどから電流制御が用いられている。また、消費電力の低減やインダクタンスの特徴を利用した PWM (Pulse Width Modulation) 制御が行われている。

【0003】 PWM 制御では、アクチュエータのコイルに流れる電流を検出して、その検出電流と電流指示値に応じてアクチュエータのコイルに流れる電流を制御していた。図 1 は従来の一例のブロック構成図を示す。PWM 制御装置 1 は、プロセッサ 2、ドライバ IC 3、アクチュエータ 4、センス抵抗 5、電流センス回路 6、比較回路 7 から構成される。

【0004】 プロセッサ 2 は、ドライバ IC 3 に駆動指示信号を供給する。プロセッサ 2 はロジック回路 8 及びデジタル-アナログ変換器 (DAC) 9 を有する。ロジック回路 8 はプロセッサ 2 の内部で生成されるドライブ信号 DRVON と比較回路 7 の出力信号 \*DTCCR とから第 1 の制御信号 \*EN を生成する。また、DAC 9 は、プロセッサ 2 の内部で算出された目標電流指示値をアナログの目標電流指示信号に変換して、比較回路 7 に供給する。

【0005】 図 2 は従来の一例のロジック回路のブロック構成図を示す。ロジック回路 8 は NAND ゲート 8a、タイマ 8b、OR ゲート 8c から構成される。NAND ゲート 8a には、内部で生成されるドライブ信号 DRVON 及び比較回路 7 の出力信号 \*DTCCR が供給され、ドライブ信号 DRVON と比較回路 7 の出力信号 \*DTCCR との NAND 論理を出力する。タイマ 8b には、比較回路 7 の出力信号 \*DTCCR が供給され、比較回路 7 の出力信号 \*DTCCR に応じて立ち上がり、所定の時間ハイレベルを出力する。

【0006】 OR ゲート 8c は、NAND ゲート 8a の出力とタイマ 8b の出力論理との OR 論理を出力する。OR ゲート 8c の出力信号が第 1 の制御信号 \*EN となる。図 3 は従来の一例のロジック回路の動作説明図を示す。図 3 (A) はドライブ信号 DRVON、図 3 (B) は比較回路 7 の出力信号 \*DTCCR、図 3 (C) は NA

NDゲート8aの出力信号、図3(D)はタイマ8bの出力信号、図3(E)はORゲート8cの出力信号である第1の制御信号\*ENの動作を示す。

【0007】図3(A)に示すように時刻t1でドライブ信号DRVONがハイレベルになると、NANDゲート8aの出力はローレベルになる。次に時刻t2、t3、t4で、図3(B)に示すように比較回路7の出力信号\*DTCCRが立ち下がると、タイマ8bがこれを検出して、図3(D)に示すようにタイマ8bの出力信号が所定の時間T0だけハイレベルとなる。第1の制御信号\*ENは図3(C)に示すNANDゲート8aの出力信号と図3(D)に示すタイマ8bの出力信号とのOR論理であるので、図3(E)に示すような波形となる。

【0008】図3(E)に示す第1の制御信号\*ENは、反転イネーブル信号としてドライブIC3に供給される。さらに、プロセッサ2からドライブIC3には駆動方向を示す第2の制御信号DIRが供給される。ドライブIC3は、プロセッサ2から供給された第1及び第2の制御信号\*EN、DIRに応じてアクチュエータ4の両端に電位差を供給し、アクチュエータ4に電流を流す。

【0009】図4は従来の一例のドライブICのブロック構成図を示す。ドライブIC3は、コントロールロジック3a及び駆動回路3bから構成されている。コントロールロジック3aは、ドライブIC3から端子T1、T2に供給された第1及び第2の制御信号\*EN、DIRに応じて第1及び第2の駆動制御信号P、Nを生成する。第1及び第2の駆動制御信号P、Nは、駆動回路3bに供給される。駆動回路3bは、トランジスタQ1~Q4及びダイオードD1~D4から構成され、端子T3は高電位側(電源側)、端子T4は低電位側(接地側)、端子T5-端子T6間にはアクチュエータ4が接続される。

【0010】図5は従来の一例のコントロールロジックの動作説明図を示す。コントロールロジック3aは、図4に示すようにプロセッサ2から供給される第1の制御信号\*ENがローレベル、第2の制御信号DIRがハイレベルのときには、第1の駆動制御信号Pをハイレベル、第2の駆動制御信号Nをローレベルにする。第1の駆動制御信号Pがハイレベルになると、トランジスタQ1、Q2がオン、トランジスタQ3、Q4はオフし、アクチュエータ4の端子T5が高電位、端子T6が低電位となり、よって、図4に実線(T3→Q1→T5→M→QT6→Q2→T4)で示すように電流が流れる。

【0011】また、コントロールロジック3aでは、プロセッサ2から供給される第1の制御信号\*ENがローレベル、第2の制御信号DIRがローレベルのときには、第1の駆動制御信号Pをローレベル、第2の駆動制御信号Nをハイレベルにする。第1の駆動制御信号Pがハイレベルになると、トランジスタQ3、Q4がオン、

トランジスタQ1、Q2はオフし、アクチュエータ4の端子T6が高電位となり、端子T5が低電位となり、よって、図4に破線(T3→Q3→M→T5→Q4→T4)で示すように電流が流れる。

【0012】また、コントロールロジック3aは、プロセッサから供給される第2の制御信号\*ENがハイレベルのときには、第1及び第2の駆動制御信号P、Nを共にローレベルとする。第1及び第2の駆動制御信号P、Nを共にローレベルとすることによりトランジスタQ1~Q4がすべてオフし、アクチュエータ4の両端がハイインピーダンス状態となり、電圧が加わらなくなる。

【0013】さらに、コントロールロジック3aは、トランジスタQ1~Q4がともにオンし貫通しないように、第1及び第2の駆動制御信号P、Nが同時にハイレベルにならないように補償される。このような、ドライブIC3は、プロセッサ2からの第1の制御信号\*ENに応じて、アクチュエータ4の両端に電圧を供給したり、中止したりすることで、PWM駆動することができる。

【0014】ドライブIC3の接地端子T4にはセンス抵抗5が接続される。センス抵抗5の両端は電流センス回路6に接続される。電流センス回路6は、抵抗R1~R4、オペアンプOP1から構成され、非反転増幅回路を構成している。電流センス回路6はセンス抵抗5の両端の電圧に応じ、かつ、電圧Vref1、レベルシフトした電流センス信号を出力する。電流センス回路6の出力は比較回路7に供給される。比較回路7には、電流センス回路6から電流センス信号が供給されるとともに、プロセッサ2から目標電流指示信号が供給される。

【0015】電流センス回路6から供給された駆動電流値は、比較回路7の反転入力端子に供給される。また、プロセッサ2から供給される目標電流指示値は、比較回路7の非反転入力端子に供給される。比較回路7は、プロセッサ2から供給される目標電流指示信号と電流センス回路6で検出された電流センス信号を比較し、ハイ又はローレベルの2値の信号を出力する。比較回路7は、電流センス回路6の出力がプロセッサ2から供給される目標電流指示信号より大きければ、ローレベル、電流センス回路6の出力がプロセッサ2から供給される目標電流指示信号より小さければ、ハイレベルの信号を出力する。

【0016】比較回路7の比較結果はプロセッサ2に供給される。プロセッサ2は、外部からの制御信号と比較回路7からの比較結果に応じてドライブIC3に供給する前述の第2の制御信号DIR、第1の制御信号\*ENを供給する。図6は従来の一例の動作説明図を示す。図6(A)は目標電流指示信号及び電流センス信号、図6(B)は比較回路7の出力信号\*DTCCR、図6(C)は第1の制御信号\*ENの波形を示す。

【0017】図6(A)に示すように電流センス回路6

の出力である電流センス信号がプロセッサ2から供給される目標電流指示信号より大きくなると、図6(B)に示すように比較回路7の出力信号\*DTCRはローレベルになる。比較回路7の出力信号\*DTCRがローレベルになると図6(C)に示すようにプロセッサ2からドライバIC3に供給される第1の制御信号\*ENは、少なくとも所定の期間T0、ハイレベルになる。

【0018】第1の制御信号\*ENがハイレベルになることにより、アクチュエータ4への電圧供給が停止される。アクチュエータ4に端子T5→端子T6のように電流が流れていたならば、すぐにはゼロとならず、図4中、T4→D4→T5→M→T6→D3→T3を通り、電源に流れ込む。また、アクチュエータ4に端子T6→T5のように電流が流れていたならば、図4中、T4→D2→T6→M→T5→D1→T3を通り、電流が流れ込む。

【0019】第1の制御信号\*ENがローレベルになると、アクチュエータ4への電圧供給が開始され、再び、コイルの過渡特性に従い、電流が増える。このように、アクチュエータ4に供給される電圧は、第1の制御信号\*ENにより、オン・オフされる。このとき、プロセッサ2から比較回路7に供給する目標電流指示値を大きくすることにより、アクチュエータ4に流れる電流の平均値が大きくなり、アクチュエータ4のトルクが大きくなる。

【0020】図7は目標電流指示値に対する平均電流の特性図を示す。目標電流指示信号が上昇すると、駆動される期間が長くなり、平均駆動電流も増加するので、図7に実線で示すように目標電流指示信号に対してリニアに平均駆動電流は変化する特性を持つ。比較回路7では、電流センス回路6の出力と目標電流指示信号とを比較しているので、目標電流指示信号に対する平均駆動電流の特性は電流センス回路6の特性に影響されることになる。

【0021】電流センス回路6及びDAC9のバラツキによって、図7に示す破線a及び一点鎖線bで示すように、クロスオーバー歪み(電流ゼロ付近の非線形性)を有するようになる。目標電流指示信号を増やしても、図7に破線aで示すようになかなか電流が流れ始めない不感帯が大きすぎると、サーボ制御において発振が生じ、図7に一点鎖線bで示すように電流ゼロ設定ができない状態では、シークエラーが発生することがあった。

【0022】このため、電流センス回路6の抵抗R3、R4などを可変抵抗として電流ゼロ付近の線形性を調整していた。

【0023】

【発明が解決しようとする課題】しかるに、従来のモータ駆動回路で、ドライバIC、電流センス回路等をIC化しようとする、電流センス回路6の構成素子のバラツキが増大し、図7に破線で示すような不感帯やゼロク

ロス歪みなどのクロスオーバー歪みが発生し易くなる等の問題点があった。

【0024】また、ディスクリートで構成した場合には、構成素子のバラツキは小さいが、抵抗などを調整するなどの作業が必要であり、調整作業が面倒であるとともに、正確な調整も行えないなどの問題点もあった。本発明は上記の点に鑑みてなされたもので、自動的に不感帯を最小にするようにオフセットを調整できるモータ駆動回路の調整方法及びモータ駆動回路並びに情報記憶装置を提供することを目的とする。

【0025】

【課題を解決するための手段】本発明は、モータに流れる電流を検出し、検出された電流と電流指示値とを比較し、その比較結果に応じてモータに流れる電流を制御するモータ駆動装置において、指示値を変化させつつ、比較信号を検出し、比較信号の変化に基づいて指示値の零レベルを設定するようにしてなる。

【0026】本発明によれば、比較信号のレベルの変化量が所定のレベル以上のときの指示値を指示値の零レベルに設定することにより、指示値が零レベルであるにも関わらず、モータに電流が流れたり、指示値に応じてモータに流れる電流が変動しない領域、すなわち、不感帯が設定されることがない。よって、情報記憶装置などのヘッドを移動させるアクチュエータなどを用いることにより、ヘッドを迅速に所望の位置に位置決めできる。

【0027】また、本発明は、電流制御ループをオフした状態で、比較信号の反転を検出し、比較信号が反転したときの電流指示値に基づいて電流指示値の零レベルを設定する。本発明によれば、電流制御ループをオフしている、比較信号の反転を検出するだけで、電流指示値の零レベルを検出できる。

【0028】さらに、本発明は、電流制御ループをオンした状態で、比較信号の反転を検出し、比較信号が反転したときに電流指示値に基づいて電流指示値の零レベルを設定する。本発明によれば、電流制御ループをオンした状態でも、電流指示値の零レベルで比較信号は反転するので、電流指示値の零レベルを検出できる。

【0029】本発明は、電流制御ループをオンした状態で、比較信号が反転した回数をカウントし、カウント値が所定の値となったときに電流指示値に基づいて電流指示値の零レベルを設定するようにする。本発明によれば、電流制御ループをオンした状態では、電流指示値が零レベル付近では比較信号が反転を繰り返すので、比較信号が反転した回数をカウントし、比較信号が安定してカウント値が所定の値となったときに電流指示値の零レベルを設定するようにすることにより、確実に零レベルの設定を行える。

【0030】また、本発明は、電流制御ループをオンした状態で、比較信号のパルス幅を計測し、比較信号のパルス幅が所定の幅になったときに電流指示値に基づいて

10

20

30

40

50

電流指示値の零レベルを設定する。本発明によれば、電流制御ループをオンした状態では、電流指示値が零レベル付近では比較信号が反転を繰り返すので、比較信号が安定し、所定のパルス幅に達したときに電流指示値を設定することにより正確に零レベルの設定を行える。

【0031】さらに、本発明は、電流指示値に対するモータに流れる電流の特性に予め不感帯を設定する不感帯設定手段を設けてなる。本発明によれば、電流指示値に対するモータに流れる電流の特性に予め不感帯が設定されているので、電流値が零レベルで、モータの電流が流れるような特性となることを防止できる。

【0032】また、本発明は、モータ駆動装置の起動時又は所定の時間毎又は環境温度の変化のいずれかに応じて零レベル調整を行うようにする。本発明によれば、常に現在の状態に適合した零レベルに調整できる。

#### 【0033】

【発明の実施の形態】 先ず、本発明になる情報記憶装置の一実施例を説明する。図8は、情報記憶装置の一実施例の概略構成を示すブロック図であり、本実施例では、本発明が光ディスク装置に適用されている。情報記憶装置の本実施例は、本発明になるトラッキング補正方法の各実施例を採用し得る。

【0034】図8に示すように、光ディスク装置は、大略コントロールユニット10とエンクロージャ11とからなる。コントロールユニット10は、光ディスク装置の全体的な制御を行うMPU12、ホスト装置（図示せず）との間でコマンド及びデータのやり取りを行うインタフェース17、光ディスク（図示せず）に対するデータのリード／ライトに必要な処理を行う光ディスクコントローラ（ODC）14、デジタルシグナルプロセッサ（DSP）16及びバッファメモリ18を有する。バッファメモリ18は、MPU12、ODC14及びインタフェース17で共用され、例えばダイナミックランダムアクセスメモリ（DRAM）を含む。クロックを生成するのに用いる水晶振動子101は、MPU12と接続されている。

【0035】ODC14には、フォーマッタ14-1と、誤り訂正符号（ECC）処理部14-2とが設けられている。ライトアクセス時には、フォーマッタ14-1がNRZライトデータを光ディスクのセクタ単位に分割して記録フォーマットを生成し、ECC処理部14-2がセクタライトデータ単位にECCを生成して付加すると共に、必要に応じて巡回冗長検査（CRC）符号を生成して付加する。更に、ECC処理部14-2はECCの符号化が済んだセクタデータを例えば1-7ランレングスリミテッド（RLL）符号に変換する。

【0036】リードアクセス時には、セクタデータに対して1-7RLLの逆変換を行い、次にECC処理部14-2でCRCを行った後にECCによる誤り検出及び誤り訂正を行う。更に、フォーマッタ14-1でセクタ

単位のNRZデータを連結してNRZリードデータのストリームとしてホスト装置に転送させる。ODC14に対しては、ライト大規模集積回路（LSI）20が設けられ、ライトLSI20は、ライト変調部21とレーザダイオード制御回路22とを有する。レーザダイオード制御回路22の制御出力は、エンクロージャ11側の光学ユニットに設けられたレーザダイオードユニット30に供給される。レーザダイオードユニット30は、レーザダイオード30-1とモニタ用ディテクタ30-2とを一体的に有する。ライト変調部21は、ライトデータをビットポジションモジュレーション（PPM）記録（マーク記録とも言う）又はパルスウイドスモジュレーション（PWM）記録（エッジ記録とも言う）でのデータ形式に変換する。

【0037】レーザダイオードユニット30を使用してデータの記録再生を行う光ディスク、即ち、書き換え可能な光磁気（MO）カートリッジ媒体として、本実施例では128MB、230MB、540MB、640MB、1.3GBのいずれかを使用することができる。128MBのMOカートリッジ媒体では、光ディスク上のマークの有無に対応してデータを記録するPPM記録が採用されている。又、光ディスクの記録フォーマットは、128MBの光ディスクの場合はコンスタントアンギュラベロシティ（CAV）が採用され、230MBの光ディスクの場合はゾーンコンスタントアンギュラベロシティ（ZCAV）で採用され、ユーザ領域のゾーン数は128MBの光ディスクで1ゾーン、230MBの光ディスクで10ゾーンである。

【0038】高密度記録を行う540MB及び640MBのMOカートリッジ媒体については、マークのエッジ、即ち、前縁及び後縁とをデータに対応させて記録するPWM記録が採用されている。ここで、540MBの光ディスクと640MBの光ディスクとの記憶容量の差は、セクタ容量の違いによるものであり、セクタ容量が2048バイトの場合は640MBの光ディスクとなり、セクタ容量が512バイトの場合は540MBの光ディスクとなる。又、光ディスクの記録フォーマットは、ゾーンCAVであり、ユーザ領域のゾーン数は640MBの光ディスクで11ゾーン、540MBの光ディスクで18ゾーンである。

【0039】このように、本実施例では、128MB、230MB、540MB、640MB、1.3GBの光ディスク、更に、ダイレクトオーバーライト対応の230MB、540MB、640MB、1.3GBの光ディスクにも対応可能である。従って、光ディスク装置に光ディスクをロードすると、先ず光ディスクの識別（ID）部をリードしてそのビット間隔からMPU12で光ディスクの種別を認識し、種別の認識結果をODC14に通知する。

【0040】ODC14に対するリード系統としては、

リードLSI24が設けられ、リードLSI24にはリード復調部25と周波数シンセサイザ26とが内蔵される。リードLSI24に対しては、エンクロージャ11に設けたID/MO用ディテクタ32によるレーザダイオード30-1からのレーザビームの戻り光の受光信号が、ヘッドアンプ34を介してID信号及びMO信号として入力されている。

【0041】リードLSI24のリード復調部25には、自動利得制御（AGC）回路、フィルタ、セクタマーク検出回路等の回路機能が設けられ、リード復調部25は入力されたID信号及びMO信号からリードクロック及びリードデータを生成してPPMデータ又はPWMデータを元のNRZデータに復調する。又、ゾーンCAVを採用しているため、MPU12からリードLSI24に内蔵された周波数シンセサイザ26に対してゾーン対応のクロック周波数を発生させるための分周比の設定制御が行われる。

【0042】周波数シンセサイザ26は、プログラマブル分周器を備えたフェーズロックドループ（PLL）回路であり、光ディスク上のゾーン位置に応じて予め定めた固有の周波数を有する基準クロックをリードクロックとして発生する。即ち、周波数シンセサイザ26は、プログラマブル分周器を備えたPLL回路で構成され、MPU12がゾーン番号に応じて設定した分周比 $m/n$ に従った周波数 $f_0$ の基準クロックを、 $f_0 = (m/n) \cdot f_i$ に従って発生する。

【0043】ここで、分周比 $m/n$ の分母の分周値 $n$ は、128MB、230MB、540MB、640MB又は1.3GBの光ディスクの種別に応じた固有の値である。又、分周比 $m/n$ の分子の分周値 $m$ は、光ディスクのゾーン位置に応じて変化する値であり、各光ディスクに対してゾーン番号に対応した値のテーブル情報として予め準備されている。更に、 $f_i$ は、周波数シンセサイザ26の外部で発生した基準クロックの周波数を示す。

【0044】リードLSI24で復調されたリードデータは、ODC14のリード系統に供給され、1-7RLの逆変換を行った後にECC処理部14-2の符号化機能によりCRC及びECC処理を施され、NRZセクタデータに復元される。次に、フォーマッタ14-1でNRZセクタデータを繋げたNRZリードデータのストリームに変換し、バッファメモリ18を経由してインタフェース17からホスト装置に転送される。

【0045】MPU12に対しては、DSP16を経由してエンクロージャ11側に設けた温度センサ36の検出信号が供給されている。MPU12は、温度センサ36で検出した光ディスク装置内部の環境温度に基づき、レーザダイオード制御回路22におけるリード、ライト及びイレーズの各発光パワーを最適値に制御する。MPU12は、DSP16を経由してドライバ38によりエ

ンクロージャ11側に設けたスピンドルモータ40を制御する。本実施例では、光ディスクの記録フォーマットがゾーンCAVであるため、スピンドルモータ40は例えば3000rpmの一定速度で回転される。

【0046】又、MPU12は、DSP16を経由してドライバ42を介してエンクロージャ11側に設けた電磁石44を制御する。電磁石44は、光ディスク装置内にロードされた光ディスクのビーム照射側と反対側に配置されており、記録時及び消去時に光ディスクに外部磁界を供給する。DSP16は、光ディスクに対してレーザダイオード30からのビームの位置決めを行うためのサーボ機能を備え、目的トラックにシークしてオントラックするためのシーク制御部及びオントラック制御部として機能する。このシーク制御及びオントラック制御は、MPU12による上位コマンドに対するライトアクセス又はリードアクセスに並行して同時に実行することができる。

【0047】DSP16のサーボ機能を実現するため、エンクロージャ11側の光学ユニットに光ディスクからのビーム戻り光を受光するフォーカスエラー信号（FES）用ディテクタ45を設けている。FES検出回路46は、FES用ディテクタ45の受光出力からFESを生成してDSP16に入力する。エンクロージャ11側の光学ユニットには、光ディスクからのビーム戻り光を受光するトラッキングエラー信号（TES）用ディテクタ47も設けられている。TES検出回路48は、TES用ディテクタ47の受光出力からTESを生成してDSP16に入力する。TESは、トラックゼロクロス（TZC）検出回路50にも入力され、TZCパルスが生成されてDSP16に入力される。

【0048】エンクロージャ11側には、光ディスクに対してレーザビームを照射する対物レンズの位置を検出するレンズ位置センサ54が設けられており、レンズ位置センサ54からのレンズ位置検出信号（LPOS）はDSP16に入力される。DSP16は、光ディスク上のビームスポットの位置を制御するため、ドライバ58、62、66を介してフォーカスアクチュエータ60、レンズアクチュエータ64及びボイスコイルモータ（VCM）68を制御して駆動する。

【0049】図9は本発明の一実施例のエンクロージャの概略構成を示す断面図、図10は本発明の一実施例の要部の平面図を示す。図9に示すように、ハウジング67内にはスピンドルモータ40が設けられ、インレットドア69側からMOカートリッジ70を挿入することで、MOカートリッジ70に収納された光ディスク（MOディスク）72がスピンドルモータ40の回転軸のハブに装着されて光ディスク72が光ディスク装置にロードされる。

【0050】ロードされたMOカートリッジ70内の光ディスク72の下側には、VCM64により光ディスク



72のトラックを横切る方向に、ガイドレール84により案内されて移動自在なキャリッジ76が設けられている。キャリッジ76上には対物レンズ80が搭載され、固定光学系78に設けられているレーザダイオード(30-1)からのビームを立ち上げミラー82を介して入射して光ディスク72の記録面にビームスポットを結像する。

【0051】対物レンズ80は、図8に示すエンクロージャ11のフォーサスアクチュエータ60により光軸方向に移動制御され、又、レンズアクチュエータ64により光ディスク72のトラックを横切る半径方向に例えば数十トラックの範囲内で移動可能である。このキャリッジ76に搭載されている対物レンズ80の位置が、図8のレンズ位置センサ54により検出される。レンズ位置センサ54は、対物レンズ80の光軸が直上に向かう中立位置でレンズ位置検出信号をゼロとし、光ディスク72のアウト側への移動とイン側への移動に対して夫々異なる極性の移動量に応じたレンズ位置検出信号を出力する。

【0052】図11は本発明の一実施例のドライバのブロック構成図を示す。同図中、図1と同一構成部分には同一符号を付し、その説明は省略する。ボイスコイルモータ(VCM)68は、ドライブ回路101、センス抵抗102、電流センス回路103、比較回路104、制御回路105により駆動される。なお、図11に示す制御回路105は図1に示されるプロセッサ2及び図8に示されるDSP16、MPU12に相当する。

【0053】また、ドライブ回路101は図1に示されるドライバIC3と同一の回路構成であり、センス抵抗102は図1に示すセンス抵抗5に相当し、比較回路104は図1に示す比較回路7に相当する。なお、本実施例では、ドライブ回路101、電流センス回路103、比較回路104を1チップのICに搭載した構成とされている。

【0054】また、電流センス回路103では、帰還抵抗を $(R4 + R5) > R3$ に設定することにより、図7に破線で示すように目標電流指示信号に対する平均駆動電流の特性に予め不感帯が生じるように設定されている。なお、本実施例では、帰還抵抗を $(R4 + R5) > R3$ とすることにより図7に破線示すような不感帯を有する特性を予め設定したが、これに限られるものではなく、電流センス回路のオペアンプOP1の非反転入力端子に印加するバイアス電圧を図7に破線示すような不感帯を有する特性が得られるように設定してもよい。

【0055】図12は本発明の一実施例の電流センス回路の変形例のブロック構成図を示す。本変形例の電流センス回路203は、基準電圧Vref2( $> Vref1$ )を抵抗R11~R12で分割して、オペアンプOP2を介して抵抗R3に供給することにより、オペアンプOP1の非反転入力端子のバイアス電圧を図7に破線示すような不感帯

を有する特性が得られるように設定している。

【0056】比較回路104の出力信号\*DTCCRは、制御回路105に供給され、VCM68をPWM駆動するために第1の制御信号\*ENを生成するために使用される。また、制御回路105にはレベルを検出する回路が内蔵されており、出力信号\*DTCCRのレベルを検出した結果をDTCCRレジスタ106aに保持する。次に調整動作について説明する。

【0057】図13は、本発明の一実施例の調整時の処理フローチャートを示す。制御回路105は、まず、内部の制御信号DRVONをローレベルにすることによりドライブ回路101に供給する第1の制御信号\*ENをハイレベルにし、ドライブ回路101をオフ状態にする(ステップS1-1)。内部メモリに設定された補正係数pwm0を「0」にする(ステップS1-2)。

【0058】ボイスコイルモータ68の駆動にかかわる他の補償成分も「0」にする(ステップS1-3)。次に目標電流指示値を補正係数pwm0に設定する(ステップS1-4)。次に、比較回路104の出力信号のレベルを検出し、DTCCRレジスタ106aを参照して、DTCCRレジスタ106aの内容が「1」か否かを判定する(ステップS1-5)。

【0059】ステップS1-5での判定の結果、DTCCRレジスタ106aが「0」、すなわち、電流センス回路103の出力信号が目標電流指示信号より大きく比較回路104の出力が「0」の状態であれば、次にpwm0= $(pwm0 + A)$ に設定し(ステップS1-6)、ステップS1-4に戻る。また、ステップS1-5で、DTCCRレジスタ106aが「1」、すなわち、電流センス回路103の出力信号が目標電流指示信号より小さく比較回路104の出力が「1」の状態であれば、次にpwm0=0か否かを判定する(ステップS1-7)。pwm0=0の状態に既にDTCCRレジスタ106aが「1」、すなわち、電流センス回路103の出力信号が目標電流指示信号より小さく比較回路104の出力が「1」の状態であり、ドライブ信号DRVONがハイレベルになると、第1の制御信号\*ENがローレベルとなり、前述したように、PWM駆動を始める。すなわち、図7の一点鎖線bで示す状態であり、このままの状態ではボイスコイルモータ68を駆動すると、ボイスコイルモータ68の動作が不安定になるので、エラー処理を行う(ステップS1-8)。

【0060】ステップS1-7で、pwm0=0でなければ、正常にオフセット量を検出できたと判断して、比較回路104の出力が「1」に立ち上がる直前の目標電流指示信号、すなわち、pwm0= $(pwm0 - A)$ を算出し(ステップS1-9)、算出されたpwm0をオフセット量としてメモリに記憶する(ステップS1-10)。なお、本実施例では、制御回路105によりドライブ回路101をオフにした状態でDTCCRレジスタ106aの値の反

転を検出し、不感帯量を検出するようにしたが、オン状態で比較回路104の出力のパルス幅に応じて検出するようにしてもよい。

【0061】この場合、電流制御ループがオンした状態で、ドライブ信号DRVONがハイレベルで、出力信号\*DTCCRがローレベルであれば、第1の制御信号\*ENがハイレベルとなり、VCM68に電流が流れないが、一度、出力信号\*DTCCRがハイレベルになると、前述したように、PWM駆動が開始され、出力信号\*DTCCRのレベルがバタバタし始める。制御回路105にはパルス幅を計測する回路が内蔵されており、出力信号\*DTCCRのパルス幅を計測した結果をDTCRPWレジスタ106bに保持する。

【0062】図14は本発明の一実施例の調整処理の第1変形例のフローチャートを示す。同図中、図13と同一処理手順には同一符号を付し、その説明は省略する。本変形例では、調整開始時に内部の制御信号DRVONをハイレベルとし、電流制御ループをオン状態とする(ステップS2-1)。あとは、図12と同様に、内部メモリに設定された補正係数pwm0を「0」にし(ステップS1-2)、ボイスコイルモータ68の駆動にかかわる他の補償成分も「0」にし(ステップS1-3)、目標電流指示値を補正係数pwm0に設定する(ステップS1-4)。

【0063】次に、本変形例では、比較回路の出力信号のパルス幅を保持するDTCRPWレジスタ106bを参照し、保持されたパルス幅が所定の値a以上であるか否かを判定する(ステップS2-2)。すなわち、比較回路の出力信号がハイレベルに立ち上がると、比較回路の出力信号のハイレベルの期間がカウントされ、そのカウント値がDTCRPWレジスタ106bに保持される。よって、DTCRPWレジスタ106bの値を参照することにより比較回路の出力信号がハイレベルに立ち上がったことを認識できる。なお、このとき、パルス幅が所定の値a以上であるか否かを判定することにより確実にPWM駆動が開始され、電流が流れ始めたことが判定できる。

【0064】また、本変形例では、比較回路の出力信号のパルス幅を記憶するDTCRPWレジスタ106bを参照し、パルス幅が所定の値a以上になったときの指示値から不感帯量を検出したが、比較回路104の出力信号をカウントし、カウント値が所定のカウント値になったときの指示値から不感帯量を検出するようにしてもよい。

【0065】この場合、制御回路105にはパルスカウンタ回路を内蔵し、出力信号\*DTCCRのパルスカウント値をDTCRCNTレジスタ106cに保持する。図15は本発明の一実施例の調整処理の第2変形例のフローチャートを示す。同図中、図14と同一手順には同一符号を付し、その説明は省略する。本変形例では、比較

回路の出力信号をカウントしたカウント値を保持するDTCRCNTレジスタ106cを参照して、カウントレジスタのカウント値が「0」以上となったときの目標電流指示信号を補正係数pwm0とする。

【0066】本変形例では、調整開始時に内部の制御信号DRVONをハイレベルとし、電流制御ループをオン状態とする(ステップS2-1)。あとは、図13、図14と同様に、内部メモリに設定された補正係数pwm0を「0」にし(ステップS1-2)、ボイスコイルモータ68の駆動にかかわる他の補償成分も「0」にし(ステップS1-3)、目標電流指示値を補正係数pwm0に設定する(ステップS1-4)。

【0067】次に、本変形例では、比較回路104の出力信号をカウントしたカウント値を保持するDTCRCNTレジスタ106cを参照して、カウントレジスタのカウント値が「0」以上か否かを判定する(ステップS3-1)。すなわち、比較回路の出力信号がハイレベルに立ち上がると、比較回路の出力信号がカウントされ、そのカウント値がDTCRCNTレジスタに保持される。よって、DTCRCNTレジスタの値を参照することによりPWM駆動が開始され、VCM68に電流が流れ始めたことを認識できる。

【0068】以上のようにして求められたpwm0を不感帯補償量として目標電流指示値に加算することにより、不感帯をなくして目標電流指示値に対してリニアに平均駆動電流を設定できる。図7に破線aで示す不感帯を有する特性において目標電流指示値に補正值pwm0を加算したことにより電流制御ループのオフセットを除去できる。また、電流センス回路は予め不感帯が生じるように設定されるので、図7の一点鎖線bで示すような状態を生させることもなく、図7に実線で示すような理想の特性とすることができる。

【0069】また、本実施例では、電流センス回路103の設定に予め不感帯を設けるため、電流センス回路103に目標電流指示信号の最小電圧Vref1を固定的に与え、調整時には目標電流指示信号を順次増加させ、比較回路104の出力を参照し、目標電流指示信号のゼロ点を検出したが、電流センス回路に与える基準電圧を順次変化させることにより目標電流指示信号のゼロ点を検出するようにしてもよい。

【0070】図16は本発明の他の実施例のドライバのブロック構成図を示す。同図中、図11と同一構成部分には同一符号を付し、その説明は省略する。本実施例のドライバ66は、電流センス回路303の構成及び制御回路304による調整制御が上記実施例とは相違する。本実施例では、電流センス回路303に第2のDAC305により基準電圧を供給し、制御回路304によりその基準電圧が調整可能とされている。なお、第2のDAC305は、基準電圧Vref1より大きな電圧も小さな電圧も出力できる構成とされている。

【0071】図17は本発明の他の実施例の調整処理のフローチャートを示す。同図中、図13と同一処理手順には同一符号を付し、その説明は省略する。本実施例では、ステップS4-1で、比較回路104に入力される目標電流指示信号が零レベルに固定され、電流センス回路303でバイアス電圧を生成するDAC305で発生されるバイアス電圧をpwm0に設定し、pwm0を順次変化させつつ（ステップS4-3）、比較回路104の出力信号\*DTCRを検出し（ステップS4-4）、図13と同様に比較回路104の出力信号\*DTCRが変化したときのpwm0をDAC305の出力電圧として記憶する（ステップS4-5）。

【0072】なお、図14、図15と同様にドライブ回路101をオンした状態で検出するようにしてもよい。本実施例では、第2のDAC305が基準電圧Vref1より大きい電圧も小さい電圧も出力できるので、図7の破線a及び一点鎖線bに示すようないずれの状態も調整可能である。

#### 【0073】

【発明の効果】上述の如く、本発明によれば、比較信号が所定レベルから反転したときの指示値から、指示値の零レベルを設定することにより、指示値が増えても、モータに電流が流れない領域、すなわち、不感帯が指示値として設定されることがない等の特長を有する。

【0074】本発明のよれば、予め不感帯が設けられているので、図7の一点鎖線bに示す状態が発生することがなく、よって、図7の一点鎖線bに示す状態による影響を防止できる等の特長を有する。本発明によれば、常に現在の状態に適合した零レベルに調整できる等の特長を有する。

【0075】また、本発明によれば、情報記憶装置として用いた場合、指示値が増えても、モータに電流が流れない領域、すなわち、不感帯をなくすることができるので、ヘッドの位置決めを迅速、かつ、正確に行える等の特長を有する。

#### 【図面の簡単な説明】

【図1】従来の一例のブロック図である。

【図2】従来の一例のロジック回路のブロック図である。

【図3】従来の一例のロジック回路の動作説明図である。

【図4】従来の一例のドライバのブロック構成図である。

【図5】従来の一例のコントロールロジックの動作説明図である。

【図6】従来の一例の動作説明図である。

【図7】目標電流指示信号に対するアクチュエータの平均駆動電流の特性図である。

【図8】本発明の一実施例の概略を示すブロック構成図である。

【図9】本発明の一実施例のエンクロージャの概略構成を示す断面図である。

【図10】本発明の一実施例の要部の平面図である。

【図11】本発明の一実施例のドライバのブロック構成図である。

【図12】本発明の一実施例の電流センス回路の第1変形例のブロック構成図である。

【図13】本発明の一実施例の調整処理のフローチャートである。

【図14】本発明の一実施例の調整処理の第1変形例のフローチャートである。

【図15】本発明の一実施例の調整処理の第2変形例のフローチャートである。

【図16】本発明の他の実施例のブロック構成図である。

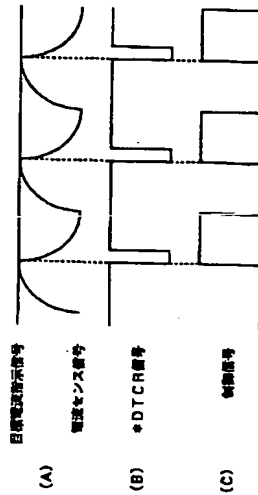
【図17】本発明の他の実施例の調整処理のフローチャートである。

#### 【符号の説明】

- 10 コントロールユニット
- 11 エンクロージャ
- 12 MPU
- 14 ODC
- 16 DSP
- 20 ライトLSI
- 24 リードLSI
- 26 周波数シンセサイザ
- 72 光ディスク

【図6】

### 従来の一例の動作説明図

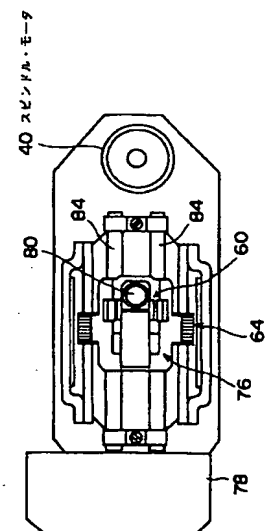


【図10】

【図4】

### 従来の一例のドライバのブロック構成図

本発明の一実施例の要部の平面図



【図5】

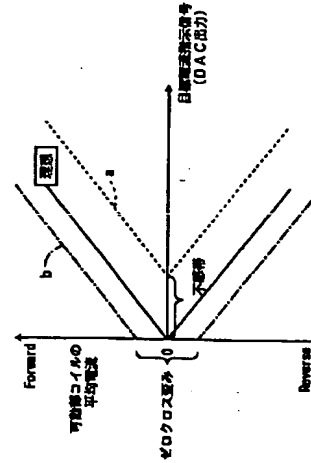
従来の一例のコントロールロジックの動作説明図

図5は従来の一例のコントロールロジックの動作説明図である。

| DIR            | P出力 | N出力 | 端子T5 | 端子T6 | 備考        |
|----------------|-----|-----|------|------|-----------|
| H              | H   | L   | 高    | 低    | Forward   |
| L              | L   | H   | 低    | 高    | Reverse   |
| X (Don't Care) | L   | L   | Z    | Z    | ハイインピーダンス |

【図7】

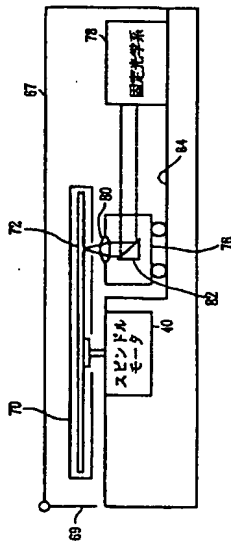
目標電流指示信号に対する平均駆動電流の特性図



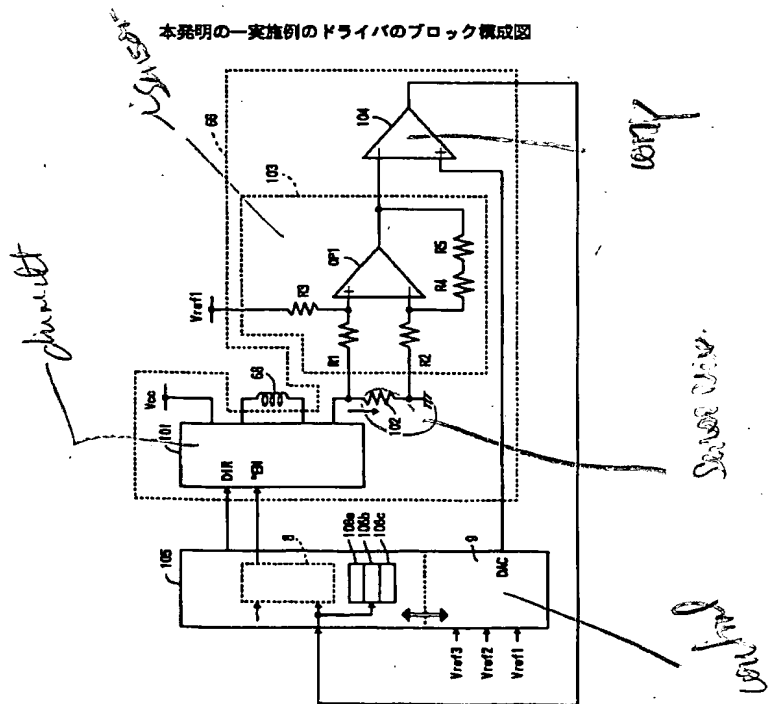
【図11】

【図9】

エンクロージャの概略構成を示す断面図

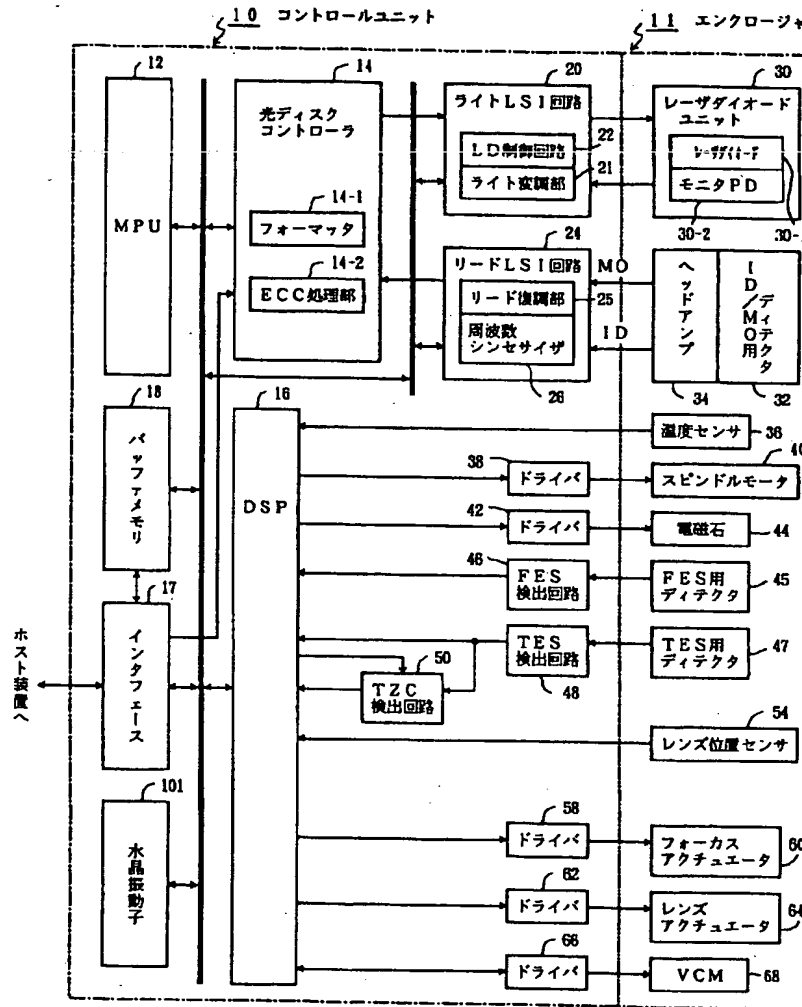


本発明の一実施例のドライバのブロック構成図



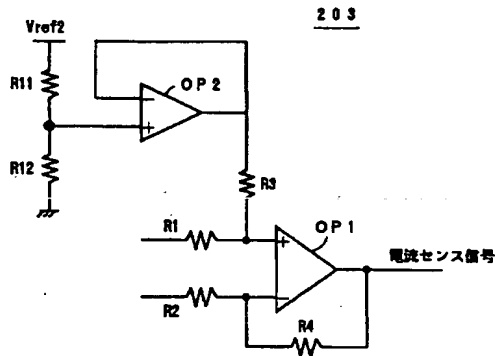
【図8】

本発明になる記憶装置の一実施例の概略構成を示すブロック図



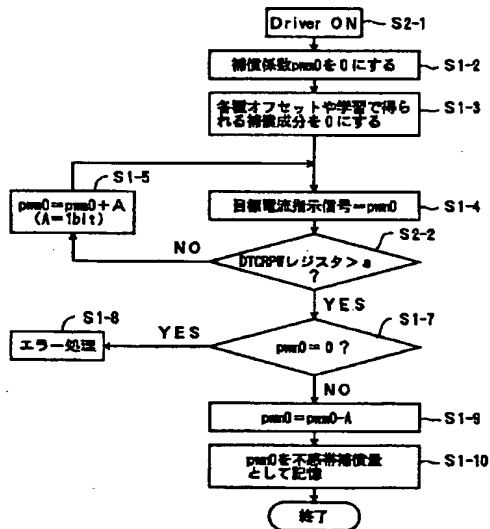
【図12】

本発明の一実施例の電流センス回路の  
第1変形例のブロック構成図



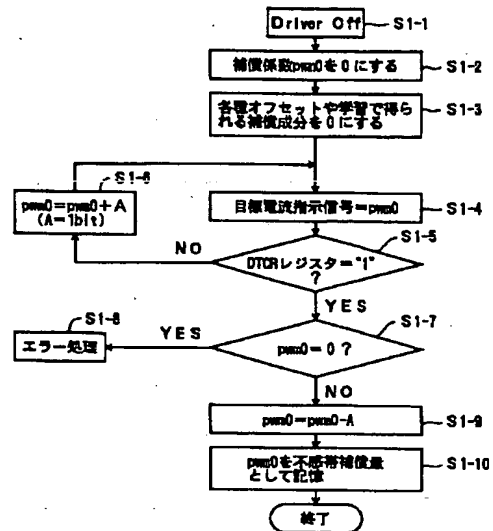
【図14】

本発明の一実施例の調整処理の第1変形例のフローチャート



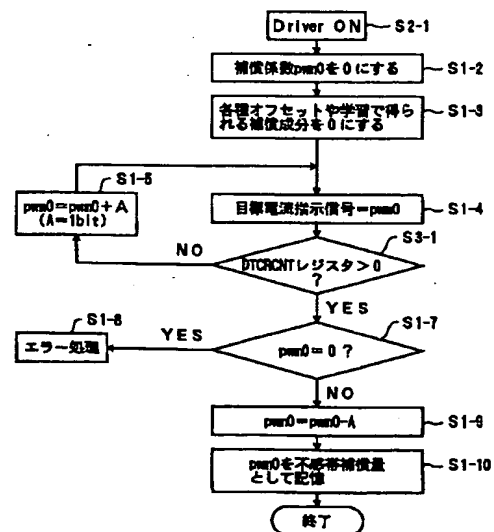
【図13】

本発明の一実施例の調整処理のフローチャート



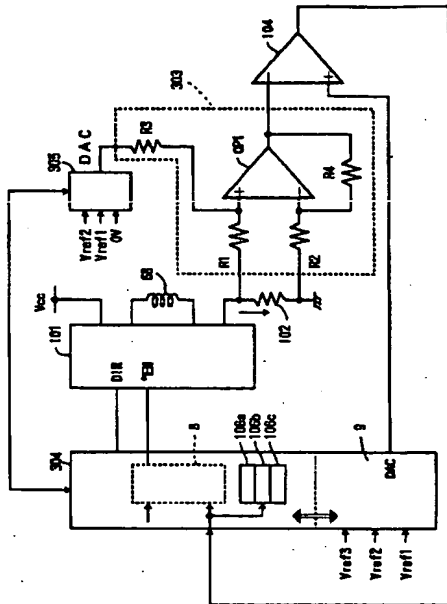
【図15】

本発明の一実施例の調整処理の第2変形例のフローチャート



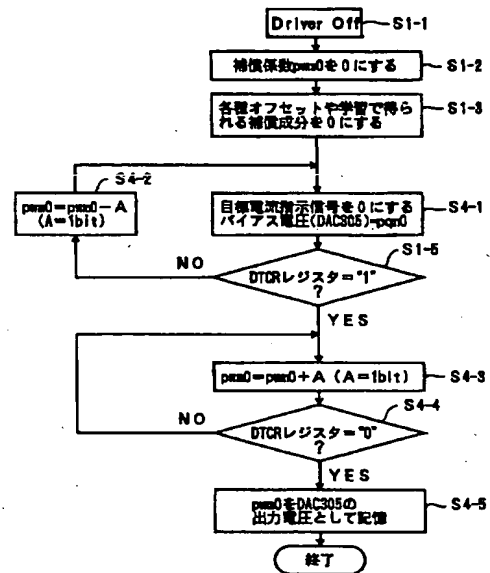
【図16】

本発明の他の実施例のドライバのブロック構成図



【図17】

本発明の他の実施例の調整処理のフローチャート



フロントページの続き

(72)発明者 横山 智樹  
 神奈川県川崎市中原区上小田中4丁目1番  
 1号 富士通株式会社内

Fターム(参考) 5D109 BA01 BA29  
 5D117 AA02 BB05 CC07 JJ05  
 5H004 GA02 GB09 HA07 HB14 KA22  
 KA44 KA45 KA61 KB38 KD61  
 LA06 MA01 MA02 MA20 MA36  
 5H570 AA11 BB09 BB20 CC01 FF10  
 GG01 HA07 HB16 JJ03 JJ08  
 JJ12 JJ18 JJ25 LL02 LL11